

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2003-151445
(P2003-151445A)

(43)公開日 平成15年5月23日(2003.5.23)

(51)Int.Cl. ⁷	識別記号	F I	ページ数(参考)
H 0 1 J 11/02		H 0 1 J 11/02	B 5 C 0 4 0 Z 5 C 0 5 8
G 0 9 G 3/20	6 2 1 6 2 4	G 0 9 G 3/20	6 2 1 A 5 C 0 8 0 6 2 4 L
3/28		H 0 4 N 5/66	1 0 1 B
審査請求 未請求 請求項の数10 O L (全 16 頁) 最終頁に続く			

(21)出願番号 特願2001-344070(P2001-344070)

(22)出願日 平成13年11月9日(2001.11.9)

(71)出願人 000005016

パイオニア株式会社
東京都目黒区目黒1丁目4番1号

(71)出願人 398050283

静岡パイオニア株式会社
静岡県袋井市鷺巣字西ノ谷15の1

(72)発明者 小林 謙一

山梨県中巨摩郡日富町西花輪2680番地 静
岡パイオニア株式会社甲府事業所内

(74)代理人 100063565

弁理士 小橋 信淳 (外1名)

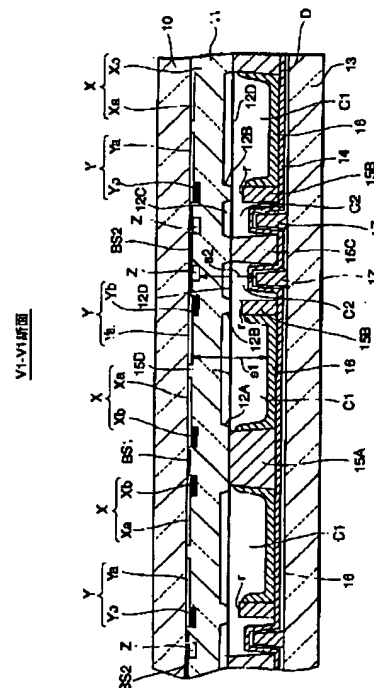
最終頁に続く

(54)【発明の名称】 プラズマディスプレイパネルおよびその駆動方法

(57)【要約】

【課題】 各放電セルにおけるアドレス放電特性の安定化と発光効率の向上を図ることが出来るとともに、駆動回路の構成の簡略化を図って、低コスト化を実現することができるプラズマディスプレイパネルを提供する。

【解決手段】 列方向において互いに隣接する行電極対(X, Y)の間の位置に形成された選択行電極Zを備え、放電セルが、その周囲を区画する隔壁15の第2横壁15Bによって、対になっている行電極X, Yの透明電極Xa, Yaに対向して維持放電が行われる表示放電セルC1と、選択行電極Zに対向してこの選択行電極Zと列電極Dとの間でのリセット放電およびアドレス放電が行われるリセット・アンド・アドレス放電セルC2とに区画され、この表示放電セルC1とリセット・アンド・アドレス放電セルC2との間を連通する隙間rが設けられている。



【特許請求の範囲】

【請求項1】 前面基板の背面側に、行方向に延び列方向に並設されてそれぞれ表示ラインを形成する複数の行電極対とこの行電極対を被覆する誘電体層が設けられ、背面基板の前面基板と放電空間を介して対向する側に、列方向に延び行方向に並設されて行電極対と交差する位置においてそれぞれ放電空間に単位発光領域を構成する複数の列電極が設けられたプラズマディスプレイパネルにおいて、

前記前面基板の背面側の列方向において互いに隣接する行電極対の間の位置に形成された行方向に延びる選択行電極を備え、

前記各単位発光領域の周囲が隔壁によって仕切られることによりそれぞれ区画され、

この単位発光領域が、仕切壁によって、行電極対を構成する行電極の互いに対向する部分に対向してこの行電極間での放電が行われる第1放電領域と、前記選択行電極の列電極と交差する部分に対向してこの選択行電極と列電極との間での放電が行われる第2放電領域とに区画され、

この第1放電領域と第2放電領域との間に第2放電領域を第1放電領域に連通させる連通部が設けられている、ことを特徴とするプラズマディスプレイパネル。

【請求項2】 前記前面基板側の第2放電領域に対向する部分に、黒色または暗色の光吸収層が設けられている請求項1に記載のプラズマディスプレイパネル。

【請求項3】 前記第1放電領域内にのみ放電によって発光する蛍光体層が形成されている請求項1に記載のプラズマディスプレイパネル。

【請求項4】 前記連通部が、前記第1放電領域と第2放電領域とを仕切る仕切壁の高さが各単位発光領域の周囲を区画する隔壁の高さよりも低くなっていることにより形成される前面基板側との間の隙間によって構成される請求項1に記載のプラズマディスプレイパネル。

【請求項5】 前記連通部が、前記第1放電領域と第2放電領域とを仕切る仕切壁に形成されて両端が第1放電領域と第2放電領域に開口される溝部によって構成される請求項1に記載のプラズマディスプレイパネル。

【請求項6】 前記誘電体層の隔壁の列方向において隣接する単位発光領域の間を仕切る横壁部と行方向において隣接する単位発光領域の間を仕切る縦壁部にそれぞれ対向する部分に、放電空間側に張り出して少なくとも第2放電領域の周囲において隔壁の横壁部および縦壁部に当接することにより第2放電領域と隣接する他の単位発光領域との間を閉じる嵩上げ部が形成されている請求項1に記載のプラズマディスプレイパネル。

【請求項7】 前記背面基板側の第2放電領域に対向する部分に、背面基板と列電極との間に前面基板側に向かって第2放電領域内に突出する突起部が形成され、この突起部によって列電極の第2放電領域に対向する部分が

前面基板側に形成された選択行電極に向かって張り出されている請求項1に記載のプラズマディスプレイパネル。

【請求項8】 前記選択行電極が、行電極対を被覆している誘電体層の第2放電領域に対向する背面側に形成されている請求項1に記載のプラズマディスプレイパネル。

【請求項9】 前面基板の背面側に、行方向に延び列方向に並設されてそれぞれ表示ラインを形成する複数の行電極対と、この行電極対を被覆する誘電体層と、列方向において互いに隣接する行電極対の間の位置に行方向に延びる選択行電極が設けられ、背面基板の前面基板と放電空間を介して対向する側に、列方向に延び行方向に並設されて行電極対と交差する位置においてそれぞれ放電空間に単位発光領域を構成する複数の列電極が設けられ、各単位発光領域の周囲が隔壁によって仕切られることによりそれぞれ区画され、この単位発光領域が、仕切壁によって、行電極対を構成する行電極の互いに対向する部分に対向してこの行電極間での放電が行われる第1放電領域と、選択行電極の列電極と交差する部分に対向してこの選択行電極と列電極との間での放電が行われる第2放電領域とに区画され、この第1放電領域と第2放電領域との間に第2放電領域を第1放電領域に連通させる連通部が設けられているプラズマディスプレイパネルの駆動方法であって、

前記第2放電領域内において選択行電極と列電極との間に、放電により発生する荷電粒子によって誘電体層に壁電荷を形成する、または、形成されていた壁電荷を消去するアドレス放電を選択的に発生させ、このアドレス放電によって第2放電領域内に発生した荷電粒子が連通部を介して第1放電領域内に導入されてこの第1放電領域に対向する部分の誘電体層に壁電荷が形成され、または、形成されていた壁電荷が消去された後に、第1放電領域内において行電極対に発光を行うための維持放電を発生させることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項10】 前記全ての第2放電領域内において選択行電極と列電極との間に、放電により発生する荷電粒子によって誘電体層に壁電荷を形成する、または、形成されていた壁電荷を消去するリセット放電を発生させ、このリセット放電によって第2放電領域内に発生した荷電粒子が連通部を介して第1放電領域内に導入されてこの第1放電領域に対向する部分の誘電体層に壁電荷が形成され、または、形成されていた壁電荷が消去された後に、第2放電領域内において前記アドレス放電を発生させる請求項9に記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、面放電方式交流

型プラズマディスプレイパネルのパネル構造およびその駆動方法に関する。

【0002】

【発明が解決しようとする課題】近年、大型で薄型のカラー画面表示装置として面放電方式交流型プラズマディスプレイパネルが注目を集めており、家庭などへの普及が図られてきている。

【0003】図14ないし16は、この面放電方式交流型プラズマディスプレイパネルの従来の構成を模式的に表す図面であって、図14はこの従来の面放電方式交流型プラズマディスプレイパネルの正面図、図15はこの図14のV-V線における断面図、図16は図14のW-W線における断面図である。

【0004】この図14ないし16において、プラズマディスプレイパネル（以下、PDPという）の表示面となる前面ガラス基板1側には、その裏面に、複数の行電極対（X'、Y'）と、この行電極対（X'、Y'）を被覆する誘電体層2と、この誘電体層2の裏面を被覆するMgOからなる保護層3が順に設けられている。

【0005】各行電極X'、Y'は、それぞれ、幅の広いITO等の透明導電膜からなる透明電極Xa'、Ya'と、その導電性を補う幅の狭い金属膜からなるバス電極Xb'、Yb'とから構成されている。

【0006】そして、行電極X'とY'とが放電ギャップg'を挟んで対向するように列方向に交互に配置されており、各行電極対（X'、Y'）によって、マトリクス表示の1表示ライン（行）Lが構成されている。

【0007】一方、放電ガスが封入された放電空間S'を介して前面ガラス基板1に対向する背面ガラス基板4には、行電極対X'、Y'と直交する方向に延びるように配列された複数の列電極D'と、この列電極D'間にそれぞれ平行に延びるように形成された帯状の隔壁5と、この隔壁5の側面と列電極D'を被覆するそれぞれ赤（R）、緑（G）、青（B）の蛍光材料によって形成された蛍光体層6とが設けられている。

【0008】そして、各表示ラインLにおいて、放電空間S'が、列電極D'と行電極対（X'、Y'）が交差する部分ごとに隔壁5によって区画されることによって、それぞれ単位発光領域である放電セルC'が形成されている。

【0009】上記の面放電方式交流型PDPにおける画像の形成は、以下のようにして行われる。

【0010】すなわち、リセット放電を行うリセット期間の後のアドレス期間に、各放電セルC'において行電極対（X'、Y'）の一方の行電極（この例では行電極Y'）と列電極D'との間で選択的に放電（アドレス放電）が行われ、このアドレス放電によって、発光セル（誘電体層2に壁電荷が形成されている放電セル）と非発光セル（誘電体層2に壁電荷が形成されていない放電セル）とが、表示する画像に対応してパネル面に分布さ

れる。

【0011】そして、このアドレス期間の後、全表示ラインLにおいて一斉に、各行電極対の行電極X'とY'に対して交互に放電維持パルスが印加され、この放電維持パルスが印加される毎に、発光セルにおいて、誘電体層2に形成された壁電荷により、行電極X'とY'間で維持放電（サステイン放電）が発生される。

【0012】これによって、発光セルにおける維持放電により紫外線が発生され、各放電セルC'内の赤（R）、緑（G）、青（B）の蛍光体層6がそれぞれ励起されて発光することにより、表示画像が形成される。

【0013】以上のような従来の構造の三電極面放電方式交流型PDPにおいては、アドレス放電と維持放電が同一の放電セルC'内において行われるので、このアドレス放電が、放電セルC'内に維持放電によって発色を行うために形成されたそれぞれ赤（R）、緑（G）、青（B）に色分けされた蛍光体層6を挟んで行われることになる。

【0014】このため、この放電セルC'内において発生されるアドレス放電が、蛍光体層6を形成する各色の蛍光材料ごとに異なる放電特性や、製造工程において蛍光体層6を形成する際に生じる層の厚さのばらつきなどの、蛍光体層6に起因した影響を受けることになるので、従来のPDPにおいては、各放電セルC'において等しいアドレス放電特性を得るようにすることが非常に難しいという問題が有る。

【0015】また、上記のような三電極面放電方式交流型PDPにおいて、発光効率を上げるためには、各放電セルC'内の放電空間を大きくする必要があり、そのために、従来は、隔壁5の高さを高くするという方法が採られている。

【0016】しかしながら、この発光効率を上げるために隔壁5の高さを高くすると、アドレス放電を行う行電極Y'と列電極D'との間の間隔が大きくなって、アドレス放電の開始電圧が上昇してしまうという問題が発生することになる。

【0017】また、上記従来の三電極面放電方式交流型PDPは、リセットおよびアドレス放電と維持放電とが同一の行電極（この例では行電極Y'）によって行われ、リセット放電を生じさせるためのリセット・パルスおよびアドレス放電を生じさせるための走査パルス（選択パルス）、維持放電を生じさせるための放電維持パルスが同一の行電極Y'に印加されるために、放電維持パルスの放電電流も、走査パルス発生用ドライバを介して出力される構成になっている。

【0018】このため、電流の損失を低減するために、走査パルス発生用ドライバとして高性能のものを使用する必要があったり、また、高性能の走査パルス発生用ドライバが使用されることによって発熱性が高くなるため、放熱性能が高いパネル構造が必要とされるという問

題点を有している。

【0019】さらに、リセット・パルスを発生させる回路と維持パルスを発生する回路とを分離するために、高性能のスイッチ回路が必要になるという問題点を有している。

【0020】この発明は、上記のような従来の面放電方式交流型プラズマディスプレイパネルにおける問題点を解決するために為されたものである。

【0021】すなわち、この発明は、各放電セルにおけるアドレス放電特性の安定化と発光効率の向上を図ることが出来るとともに、駆動回路の構成の簡略化を図って、低コスト化を実現することができるプラズマディスプレイパネルを提供することを第1の目的としている。

【0022】さらに、この発明は、上記第1の目的を達成するプラズマディスプレイパネルの駆動方法を提供することを第2の目的としている。

【0023】

【課題を解決するための手段】第1の発明によるプラズマディスプレイパネルは、上記第1の目的を達成するために、前面基板の背面側に、行方向に延び列方向に並設されてそれぞれ表示ラインを形成する複数の行電極対とこの行電極対を被覆する誘電体層が設けられ、背面基板の前面基板と放電空間を介して対向する側に、列方向に延び行方向に並設されて行電極対と交差する位置においてそれぞれ放電空間に単位発光領域を構成する複数の列電極が設けられたプラズマディスプレイパネルにおいて、前記前面基板の背面側の列方向において互いに隣接する行電極対の間の位置に形成された行方向に延びる選択行電極を備え、前記各単位発光領域の周囲が隔壁によって仕切られることによりそれぞれ区画され、この単位発光領域が、仕切壁によって、行電極対を構成する行電極の互いに対向する部分に対向してこの行電極間での放電が行われる第1放電領域と、前記選択行電極の列電極と交差する部分に対向してこの選択行電極と列電極との間での放電が行われる第2放電領域とに区画され、この第1放電領域と第2放電領域との間に第2放電領域を第1放電領域に連通させる連通部が設けられていることを特徴としている。

【0024】この第1の発明によるプラズマディスプレイパネルは、画像形成の際に、映像信号に対応して選択された単位発光領域の第2放電領域内において、この第2放電領域を介して対向している選択行電極と列電極との間でアドレス放電が行われ、このアドレス放電によって発生した荷電粒子が、同じ単位発光領域を構成して仕切壁によって第2放電領域と仕切られた第1放電領域内に、この第2放電領域と第1放電領域との間に設けられた連通部を介して導入されることにより、第1放電領域壁に対向する部分の誘電体層に壁電荷が形成されている単位発光領域と壁電荷が形成されていない単位発光領域とが、形成する画像に対応してパネル面に分布される。

【0025】そして、この後、壁電荷が形成されている単位発光領域の第1放電領域内において、行電極対を構成する行電極の互いに対向する部分の間で発光のための維持放電が行われ、この維持放電によって発生した紫外線が第1放電領域内に形成されている赤、緑、青の三原色に色分けされた蛍光体層を励起して発光させることにより、映像信号に対応した画像をパネル面に形成する。

【0026】また、この第1の発明によるプラズマディスプレイパネルは、全ての単位発光領域の第1放電領域に対向する部分の誘電体層に壁電荷を形成し、または、形成されている壁電荷を消去するリセット放電も、第2放電領域内において選択行電極と列電極間で行うことが可能である。

【0027】以上のように、この第1の発明によれば、パネル面に、映像信号に対応して発光を行う単位発光領域と発光を行わない単位発光領域とを分布させるアドレス放電が、単位発光領域内において発光を行うための第1放電領域と仕切られた第2放電領域内において行われ、さらに、このアドレス放電が行電極対とは別個に設けられた選択行電極と列電極との間で発生されるようになっていることにより、従来のアドレス放電と維持放電とを同一の行電極によって行っていた場合のように放電維持パルスをアドレス放電のための走査パルス発生用ドライバを介して出力する必要がなくなる。

【0028】これによって、高性能の走査パルス発生用ドライバを使用する必要がなく、高性能の走査パルス発生用ドライバを使用することによって必要だった放熱パネル構造も不要になり、さらに、リセット放電を第2放電領域内において選択行電極と列電極間で行うようにすれば、リセット・パルスを発生させる回路と放電維持パルスを発生する回路とを分離するための高性能のスイッチ回路も不要になるので、駆動回路の構成およびパネル構造の簡略化によって製品の低コスト化を図ることが可能になる。

【0029】第2の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記前面基板側の第2放電領域に対向する部分に、黒色または暗色の光吸収層が設けられていることを特徴としている。

【0030】この第2の発明によるプラズマディスプレイパネルによれば、第2放電領域の前面基板側、すなわち、第2放電領域の表示側の面が黒色または暗色の光吸収層によって全てカバーされていることにより、この光吸収層によって、第2放電領域内における選択行電極と列電極間での放電による発光がパネルの表示面に漏れてこのパネルの表示面に形成される画像に悪影響を与えるのが防止されるとともに、パネルの表示面の第2放電領域に対向する部分に入射される外光の反射が防止されて、画像のコントラストに悪影響を受ける虞がなくなる。

【0031】第3の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記第1放電領域内にのみ放電によって発光する蛍光体層が形成されていることを特徴としている。

【0032】この第3の発明によるプラズマディスプレイパネルによれば、選択行電極と列電極との間でリセット放電またはアドレス放電が行われる第2放電領域内には、放電によって発光する蛍光体層が形成されていないことによって、この第2放電領域内におけるリセット放電またはアドレス放電が、蛍光体層を形成する三原色の各色の蛍光材料による放電特性の違いや蛍光体層の層の厚さのばらつきによって影響を受けることがなくなり、これによって、第2放電領域内におけるリセット放電またはアドレス放電の放電特性の安定化を図ることが出来るようになる。

【0033】第4の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記連通部が、前記第1放電領域と第2放電領域とを仕切る仕切壁の高さが各単位発光領域の周囲を区画する隔壁の高さよりも低くなっていることにより形成される前面基板側との間の隙間によって構成されることを特徴としている。

【0034】この第4の発明によるプラズマディスプレイパネルによれば、単位発光領域の周囲を区画する隔壁が前面基板側の誘電体層などの部分に当接されて隣接する単位発光領域との間が閉じられているような場合でも、この隔壁の高さよりも低い第1放電領域と第2放電領域とを仕切る仕切壁と前面基板側の誘電体層などの部分との間の隙間によって連通部が形成され、この連通部を介して第2放電領域内における放電によって発生した荷電粒子が第1放電領域内に導入される。

【0035】第5の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記連通部が、前記第1放電領域と第2放電領域とを仕切る仕切壁に形成されて両端が第1放電領域と第2放電領域に開口される溝部によって構成されることを特徴としている。

【0036】この第5の発明によるプラズマディスプレイパネルによれば、単位発光領域の周囲を区画する隔壁が前面基板側の誘電体層などの部分に当接されて隣接する単位発光領域との間が閉じられているような場合でも、第1放電領域と第2放電領域とを仕切る仕切壁に形成された溝部によって構成される連通部によって、第2放電領域が第1放電領域内に連通され、この連通部を介して、第2放電領域内における放電によって発生した荷電粒子が第1放電領域内に導入される。

【0037】第6の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記誘電体層の隔壁の列方向において

隣接する単位発光領域の間を仕切る横壁部と行方向において隣接する単位発光領域の間を仕切る縦壁部にそれぞれ対向する部分に、放電空間側に張り出して少なくとも第2放電領域の周囲において隔壁の横壁部および縦壁部に当接することにより第2放電領域と隣接する他の単位発光領域との間を閉じる嵩上げ部が形成されていることを特徴としている。

【0038】この第6の発明によるプラズマディスプレイパネルによれば、単位発光領域の少なくとも第2放電領域を行方向と列方向においてそれぞれ隣接する他の単位発光領域から区画する隔壁の横壁部および縦壁部に、誘電体層の少なくともこの隔壁の横壁部および縦壁部に対向する位置に形成された嵩上げ部が当接されて、少なくともこの第2放電領域と行方向および列方向において隣接する他の単位発光領域との間が完全に閉じられており、第2放電領域内における選択行電極と列電極間における放電によって発生する荷電粒子が、第2放電領域と第1放電領域の仕切部分に形成された連通部を介して、同じ単位発光領域を構成する第1放電領域にのみ導入される。

【0039】これによって、第2放電領域内における放電が、行方向および列方向において隣接する他の単位発光領域に影響を与える虞が無い。

【0040】第7の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記背面基板側の第2放電領域に対向する部分に、背面基板と列電極との間に前面基板側に向かって第2放電領域内に突出する突起部が形成され、この突起部によって列電極の第2放電領域に対向する部分が前面基板側に形成された選択行電極に向かって張り出されていることを特徴としている。

【0041】この第7の発明によるプラズマディスプレイパネルによれば、第2放電領域内において、列電極が、背面基板と列電極との間に形成された突起部によって背面基板から第2放電領域を挟んでこの部分の列電極に対向する選択行電極に接近する側に持ち上げられる。

【0042】これによって、第2放電領域において選択行電極と列電極との間の放電距離を小さくすることが出来るので、第1放電領域における放電空間を大きく設定したまま第2放電領域内における選択行電極と列電極との間の放電距離を縮めて、その放電開始電圧を低下させることが可能になる。

【0043】第8の発明によるプラズマディスプレイパネルは、前記第1の目的を達成するために、第1の発明の構成に加えて、前記選択行電極が、行電極対を被覆している誘電体層の第2放電領域に対向する背面側に形成されていることを特徴としている。

【0044】この第8の発明によるプラズマディスプレイパネルによれば、選択行電極が、行電極対を被覆している誘電体層の第2放電領域に対向する背面側に形成さ

れて、前面基板と誘電体層の間に形成された行電極対よりも放電空間に近接した位置に配置されていることによって、第2放電領域における選択行電極と列電極との間の放電距離が小さくなって、その放電開始電圧を低下させることが可能になる。

【0045】第9の発明によるプラズマディスプレイパネルの駆動方法は、前記第2の目的を達成するために、前面基板の背面側に、行方向に延び列方向に並設されてそれぞれ表示ラインを形成する複数の行電極対と、この行電極対を被覆する誘電体層と、列方向において互いに隣接する行電極対の間の位置に行方向に延びる選択行電極が設けられ、背面基板の前面基板と放電空間を介して対向する側に、列方向に延び行方向に並設されて行電極対と交差する位置においてそれぞれ放電空間に単位発光領域を構成する複数の列電極が設けられ、各単位発光領域の周囲が隔壁によって仕切られることによりそれぞれ区画され、この単位発光領域が、仕切壁によって、行電極対を構成する行電極の互いに対向する部分に対向してこの行電極間での放電が行われる第1放電領域と、選択行電極の列電極と交差する部分に対向してこの選択行電極と列電極との間での放電が行われる第2放電領域とに区画され、この第1放電領域と第2放電領域との間に第2放電領域を第1放電領域に連通させる連通部が設けられているプラズマディスプレイパネルの駆動方法であって、前記第2放電領域内において選択行電極と列電極との間に、放電により発生する荷電粒子によって誘電体層に壁電荷を形成する、または、形成されていた壁電荷を消去するアドレス放電を選択的に発生させ、このアドレス放電によって第2放電領域内に発生した荷電粒子が連通部を介して第1放電領域内に導入されてこの第1放電領域に対向する部分の誘電体層に壁電荷が形成され、または、形成されていた壁電荷が消去された後に、第1放電領域内において行電極対に発光を行うための維持放電を発生させることを特徴としている。

【0046】この第9の発明によるプラズマディスプレイパネルの駆動方法によれば、放電により発生する荷電粒子によって第1放電領域に対向する部分の誘電体層に壁電荷が形成されている単位発光領域（発光セル）と壁電荷が形成されていない単位発光領域（非発光セル）をパネル面に分布させるアドレス放電が、映像信号に対応して選択された単位発光領域の第2放電領域内において、この第2放電領域を介して対向している選択行電極と列電極との間で行われ、このアドレス放電によって発生した荷電粒子が、同じ単位発光領域を構成して仕切壁によって第2放電領域と仕切られている第1放電領域内に、この第2放電領域と第1放電領域との間に設けられた連通部を介して導入されて、第1放電領域壁に対向する部分の誘電体層への壁電荷の形成、または、形成されている壁電荷の消去が行われる。

【0047】そして、このアドレス放電の後、壁電荷が

形成されている単位発光領域の第1放電領域内において、行電極対を構成する行電極の互いに対向する部分の間で発光のための維持放電が行われ、この維持放電によって発生した紫外線が第1放電領域内に形成されている赤、緑、青の三原色に色分けされた蛍光体層を励起して発光させることにより、映像信号に対応した画像がパネル面に形成される。

【0048】以上のように、上記第9の発明によれば、パネル面に、映像信号に対応して発光を行う単位発光領域と発光を行わない単位発光領域とを分布させるアドレス放電が、単位発光領域内において発光を行うための第1放電領域と仕切られた第2放電領域内において行われ、さらに、このアドレス放電が行電極対とは別個に設けられた選択行電極と列電極とによって発生されることにより、従来のアドレス放電と維持放電とを同一の行電極によって行っていた場合のように放電維持パルスをアドレス放電のための走査パルス発生用ドライバを介して出力する必要がなくなる。

【0049】これによって、高性能の走査パルス発生用ドライバを使用する必要がなく、高性能の走査パルス発生用ドライバを使用することによって必要だった放熱のためのパネル構造も不要になるので、駆動回路の構成およびパネル構造の簡略化によって製品の低コスト化を図ることが可能になる。

【0050】第10の発明によるプラズマディスプレイパネルの駆動方法は、前記第2の目的を達成するために、第9の発明の構成に加えて、前記全ての第2放電領域内において選択行電極と列電極との間に、放電により発生する荷電粒子によって誘電体層に壁電荷を形成する、または、形成されていた壁電荷を消去するリセット放電を発生させ、このリセット放電によって第2放電領域内に発生した荷電粒子が連通部を介して第1放電領域内に導入されてこの第1放電領域に対向する部分の誘電体層に壁電荷が形成され、または、形成されていた壁電荷が消去された後に、第2放電領域内において前記アドレス放電を発生させることを特徴としている。

【0051】この第10の発明によるプラズマディスプレイパネルの駆動方法によれば、アドレス放電を行う前に、全ての単位発光領域の第1放電領域に対向する部分の誘電体層に壁電荷を形成するか、または、形成されている壁電荷を消去するリセット放電が、第2放電領域内においてこの第2放電領域を介して対向している選択行電極と列電極との間で行われ、このリセット放電によって発生した荷電粒子が、同じ単位発光領域を構成して仕切壁によって第2放電領域と仕切られている第1放電領域内に、この第2放電領域と第1放電領域との間に設けられた連通部を介して導入されて、第1放電領域壁に対向する部分の誘電体層への壁電荷の形成、または、形成されている壁電荷の消去が行われる。

【0052】そして、このリセット放電の後、映像信号

に対応して選択された単位発光領域の第2放電領域内において、第1放電領域に対向する部分の誘電体層に壁電荷が形成されている単位発光領域（発光セル）と壁電荷が形成されていない単位発光領域（非発光セル）をパネル面に分布させるアドレス放電が行われる。

【0053】これによって、従来のような、リセット放電のためのリセット・パルスが発生させる回路と維持放電のための放電維持パルスが発生する回路とを分離するための高性能のスイッチ回路を備える必要がなくなるので、駆動回路の構成の簡略化によって製品の低コスト化を図ることが可能になる。

【0054】

【発明の実施の形態】以下、この発明の最も好適と思われる実施の形態について、図面を参照しながら詳細に説明を行う。

【0055】図1ないし4は、この発明によるプラズマディスプレイパネル（以下、PDPという）の実施形態の第1の例を模式的に表す図面であり、図1はこの第1の例におけるPDPのセル構造の一部を示す正面図、図2は図1のV1-V1線における断面図、図3は図1のW1-W1線における断面図、図4は図1のW2-W2線における断面図である。

【0056】この図1ないし4に示されるPDPは、表示面である前面ガラス基板10の背面に、複数の行電極対（X、Y）が、前面ガラス基板10の行方向（図1の左右方向）に延びるように平行に配列されている。

【0057】行電極Xは、T字形状に形成されたITO等の透明導電膜からなる透明電極Xaと、前面ガラス基板10の行方向に延びて透明電極Xaの幅が小さい基端部に接続された金属膜からなる黒色のバス電極Xbによって構成されている。

【0058】行電極Yも同様に、T字形状に形成されたITO等の透明導電膜からなる透明電極Yaと、前面ガラス基板10の行方向に延びて透明電極Yaの幅が小さい基端部に接続された金属膜からなる黒色のバス電極Ybによって構成されている。

【0059】この行電極XとYは、前面ガラス基板10の列方向（図1の上下方向、および、図2の左右方向）に交互に配列されており、バス電極XbとYbに沿って等間隔に並列されたそれぞれの透明電極XaとYaが、互いに対となる相手の行電極側に延びて、透明電極XaとYaの幅が広い先端部が、それぞれ所要の幅の放電ギャップgを介して互いに対向されている。

【0060】この各行電極対（X、Y）ごとに、行方向に延びる表示ラインLがそれぞれ構成される。この行電極XとYは、列方向において（X-Y）、（Y-X）、（X-Y）…というように、交互に入れ替わった状態で配置されている。

【0061】そして、列方向において隣接する行電極対（X、Y）のそれぞれの互いに背中合わせに位置する行

電極X同士の間隔よりも、互いに背中合わせに位置する行電極Y同士の間隔の方が大きくなるように、各行電極対（X、Y）が配置されている。

【0062】この列方向において隣接する行電極対（X、Y）のそれぞれの互いに背中合わせに位置する行電極X間の前面ガラス基板10の背面側位置には、黒色または暗色の行方向に帯状に延びる光吸収層BS1が形成されており、また、互いに背中合わせに位置する行電極Y間の前面ガラス基板10の背面側位置には、黒色または暗色の行方向に帯状に延びる光吸収層BS2が形成されている。

【0063】そして、この光吸収層BS2の背面側には、それぞれ隣接する行電極Yとの間に所定の間隔を開けるとともに互いに所定の間隔を介して平行に配置されて行方向に延びる二本の選択行電極Zが形成されている。

【0064】前面ガラス基板10の背面には、行電極対（X、Y）および選択行電極Z、光吸収層BS1、光吸収層BS2を被覆する誘電体層11が形成されている。

【0065】この誘電体層11の背面側には、その互いに隣接する行電極対（X、Y）の背中合わせに位置する行電極Xのそれぞれのバス電極Xbとこの行電極X間に形成された光吸収層BS1に対向する位置に、誘電体層11から背面側（図1において下方）に向かって突出する第1嵩上げ誘電体層12Aが、行方向と平行に延びるように形成されている。

【0066】さらに、誘電体層11の背面側には、行電極Yのバス電極Ybに対向する位置に、誘電体層11から背面側（図1において下方）に向かって突出する第2嵩上げ誘電体層12Bが行方向と平行に延びるように形成され、さらに、互いに隣り合う二本の選択行電極Zの間の領域に対向する第3嵩上げ誘電体層12Cが行方向と平行に延びるように形成されている。

【0067】さらにまた、誘電体層11の背面側には、行電極X、Yの行方向に配列された透明電極Xa、Yaのそれぞれの中間位置に対向する位置に、誘電体層11から背面側（図1において下方）に向かって突出する第4嵩上げ誘電体層12Dが、列方向と平行に延びるように形成されている。

【0068】そして、この誘電体層11と第1嵩上げ誘電体層12A、第2嵩上げ誘電体層12B、第3嵩上げ誘電体層12C、第4嵩上げ誘電体層12Dの背面側は、MgOからなる図示しない保護層によって被覆されている。

【0069】この前面ガラス基板10と放電空間を介して平行に配置された背面ガラス基板13の表示側の面上には、複数の列電極Dが、各行電極対（X、Y）の互いに対となった透明電極XaおよびYaにそれぞれ対向する位置においてバス電極Xb、Ybと直交する方向（列方向）に延びるように、互いに所定の間隔を開けて平行

に配列されている。

【0070】この背面ガラス基板13の表示側の面上には、さらに、列電極Dを被覆する白色の列電極保護層（誘電体層）14が形成され、この列電極保護層14上に、下記に詳述するような形状の隔壁15が形成されている。

【0071】すなわち、この隔壁15は、前面ガラス基板10側から見て、それぞれ、第1嵩上げ誘電体層12Aと対向する位置において行方向に延びる第1横壁15Aと、第2嵩上げ誘電体層12Bと対向する位置において行方向に延びる第2横壁15Bと、第3嵩上げ誘電体層12Cと対向する位置において行方向に延びる第3横壁15Cと、第4嵩上げ誘電体層12Dと対向する位置において列方向に延びる縦壁15Dとによって構成されている。

【0072】そして、第1横壁15Aおよび第3横壁15C、縦壁15Dの高さが、第1嵩上げ誘電体層12Aおよび第3嵩上げ誘電体層12C、第4嵩上げ誘電体層12Dの背面側を被覆している保護層と列電極Dを被覆している列電極保護層14との間の間隔と等しくなるように設定され、第2横壁15Bは、その高さがこの第1横壁15Aおよび縦壁15C、縦壁15Dの高さよりも僅かに小さくなるように設定されている。

【0073】これによって、第1横壁15Aの先端面（図2において上側の面）が第1嵩上げ誘電体層12Aを被覆している保護層の背面側に当接され、さらに、第3横壁15Cの先端面も第3嵩上げ誘電体層12Cを被覆している保護層の背面側に当接されているが、第2横壁15Bは第2嵩上げ誘電体層12Bを被覆している保護層の背面側に当接されておらず（図3参照）、この第2横壁15Bと交差する縦壁15Dのみが第2嵩上げ誘電体層12Bを被覆している保護層の背面側に当接されていて、第2横壁15Bの先端面と第2嵩上げ誘電体層12Bを被覆している保護層との間に隙間rがそれぞれ形成されている。

【0074】また、縦壁15Dの先端面は、図4に示されるように、第4嵩上げ誘電体層12Dを被覆している保護層の背面側に当接されている。

【0075】この隔壁15によって前面ガラス基板10と背面ガラス基板13の間の放電空間が区画されることにより、それぞれ、互いに対向されて対になっている透明電極XaとYaに対向する位置に、第1横壁15Aと第2横壁15B、縦壁15Dによって囲まれた表示放電セルC1が形成され、また、選択行電極Zと対向する位置に第2横壁15Bと第3横壁15C、縦壁15Dによって囲まれたリセット・アンド・アドレス放電セルC2が形成されている。

【0076】そして、列方向において第2横壁15Bを挟んで隣接するそれぞれの表示放電セルC1とリセット・アンド・アドレス放電セルC2とは、第2横壁15B

の先端面と第2嵩上げ誘電体層12Bを被覆する保護層との間に形成された隙間rを介して互いに連通されているが、第3横壁15Cを挟んで列方向において互いに隣接する二つのリセット・アンド・アドレス放電セルC2の間は、第3横壁15Cの先端面が第3嵩上げ誘電体層12Cを被覆する保護層に当接されていることによって、完全に閉じられている。

【0077】各表示放電セルC1の放電空間に面する隔壁15の第1横壁15Aおよび第2横壁15B、縦壁15Dの各側面と列電極保護層14の表面には、これらの五つの面を全て覆うように蛍光体層16が形成されており、この蛍光体層16の色は、各表示放電セルC1毎に赤（R）、緑（G）、青（B）の色が行方向に順に並ぶように配置されている。

【0078】背面ガラス基板13の各リセット・アンド・アドレス放電セルC2に対向する面上には、第2横壁15Bよりも高さが低く背面ガラス基板13の表示側の面からリセット・アンド・アドレス放電セルC2に突出する突起リブ17が形成されている。

【0079】これによって、各リセット・アンド・アドレス放電セルC2に対向する部分の列電極Dとこの列電極Dを被覆している列電極保護層14が、突起リブ17により背面ガラス基板13から持ち上げられることによってリセット・アンド・アドレス放電セルC2内にそれぞれ突出されて、表示放電セルC1に対向している部分の列電極Dと透明電極Xa、Yaとの間隔s1よりも、リセット・アンド・アドレス放電セルC2を挟んで選択行電極Zと対向している部分の列電極Dとの間隔s2のほうが小さくなっている。

【0080】この突起リブ17は、列電極保護層14と同一の誘電材料によって形成するようにしても良く、または、背面ガラス基板13上にサンドブラストやウェットエッチングなどの方法によって凹凸を形成することにより構成してもよい。

【0081】各表示放電セルC1およびアドレス放電セルC2内には、放電ガスが封入されている。

【0082】図5は、このPDPの駆動回路を示す回路構成図である。

【0083】この図5において、各行電極XにX電極ドライバXDが接続され、各行電極YにY電極ドライバYDが接続され、各選択行電極Zに選択行電極ドライバZDが接続され、そして、各列電極Dにはアドレス・ドライバADが接続されて、それぞれの電極に接続されている各ドライバから、後述するような各種パルスが出力されるようになっている。

【0084】次に、図6に示されるパルス出力タイミングチャートに基づいて、図5の駆動回路による上記PDPの駆動方法について説明を行う。

【0085】この図6は、選択書き込みアドレス法を用いた場合の、1フィールドの表示期間をN個に分割して

表示を行うサブフィールド法における一つのサブフィールドのパルス出力タイミングチャートを示している。

【0086】このサブフィールドSFは、その放電期間が、リセット期間Rとアドレス期間W、維持発光期間I、全面消去期間Eによって構成されている。

【0087】リセット期間Rにおいて、各列電極D1～Dmへのリセット・パルスRPdの印加と選択行電極Z1～Znへのリセット・パルスRPzの印加が同時に行われて、互いに対向している列電極D1～Dmと選択行電極Z1～Zn間において、全てのリセット・アンド・アドレス放電セルC2内において、一斉に全面書き込み放電d1が行われる。

【0088】この全面書き込み放電d1によって発生した荷電粒子が、第2横壁15Bと第2嵩上げ誘電体層12Bとの間の隙間rを通してこの第2横壁15Bを挟んでリセット・アンド・アドレス放電セルC2と対になっている表示放電セルC1内に導入され、この表示放電セルC1に対向している部分の誘電体層11に壁電荷が形成されることによって、全ての表示放電セルC1への書き込みが行われる。

【0089】そして、この直後に、選択行電極Z1～Znにリセット・パルスRPzとは逆極性の消去パルスEP1が印加され、列電極D1～Dmとの間の電位差によって発生する全面消去放電d2により、隙間rを介して、表示放電セルC1に対向している部分の誘電体層11に形成されている壁電荷が全て消去される。

【0090】次に、アドレス期間Wにおいて、映像信号に対応した列電極D1～Dmへのデータ・パルスDP1～DPmの印加と選択行電極Z1～Znへの走査パルスSPの印加が順次行われ、列電極D1～Dmのうちデータ・パルスDP1～DPmが印加された列電極と選択行電極Z1～Znのうち走査パルスSPが印加された選択行電極Zとが交差している部分のリセット・アンド・アドレス放電セルC2内において、アドレス放電d3が行われる。

【0091】そして、このアドレス放電d3によって発生した荷電粒子が、第2横壁15Bと第2嵩上げ誘電体層12Bとの間の隙間rを通して、この第2横壁15Bを挟んで隣接している表示放電セルC1内に導入されることにより、この表示放電セルC1に対向している部分の誘電体層11に壁電荷の形成（書き込み）を行ってゆく。

【0092】これによって、全表示ラインLの表示放電セルC1が、第2横壁15Bを挟んで対になっているリセット・アンド・アドレス放電セルC2内においてアドレス放電d3が発生されることにより壁電荷が形成された（すなわち、書き込みが行われた）発光セルと、対になっているリセット・アンド・アドレス放電セルC2内においてアドレス放電が発生されず壁電荷が形成されなかった（すなわち、書き込みが行われなかった）非発光

セルとに分けられて、表示する画像に対応してパネル面に分布される。

【0093】このアドレス期間Wの後、維持発光期間Iにおいて、全表示ラインLにおいて、互いに対になっている行電極X1～Xnへの放電維持パルスIPxの印加と、行電極Y1～Ynへの放電維持パルスIPyの印加が交互に行われて、この放電維持パルスIPx、IPyが印加される毎に、各発光セル内において互いに対向する透明電極XaとYaとの間に維持放電d4が発生される。

【0094】そして、この維持放電により発生した紫外線によって表示放電セルC1に面している赤（R）、緑（G）、青（B）の各蛍光体層16がそれぞれ励起されて発光することにより、表示画像が形成される。

【0095】このアドレス期間Wの終了後、全面消去期間Eにおいて、行電極Y1～Ynに一斉に、放電維持パルスとは逆極性の消去パルスEP2が印加され、行電極X1～Xnとの間に全面消去放電d5が発生されて、残留している壁電荷の消去が行われる。

【0096】また、上記PDPは、選択消去アドレス法を用いて画像の表示を行うことも出来る。

【0097】図7は、この選択消去アドレス法を用いた場合の、1フィールドの表示期間をN個に分割して表示を行うサブフィールド法における一つのサブフィールドのパルス出力タイミングチャートを示している。

【0098】このサブフィールドSF'は、その放電期間が、リセット期間R'とアドレス期間W'、維持発光期間I'、全面消去期間E'によって構成されている。

【0099】リセット期間R'において、各列電極D1～Dmへのリセット・パルスRPd'の印加と選択行電極Z1～Znへのリセット・パルスRPz'の印加が同時に行われて、互いに対向している列電極D1～Dmと選択行電極Z1～Zn間において、全てのリセット・アンド・アドレス放電セルC2内において、一斉に全面書き込み放電d1'が行われる。

【0100】この全面書き込み放電d1'によって発生した荷電粒子が、第2横壁15Bと第2嵩上げ誘電体層12Bとの間の隙間rを通してこの第2横壁15Bを挟んでリセット・アンド・アドレス放電セルC2と対になっている表示放電セルC1内に導入され、この表示放電セルC1に対向している部分の誘電体層11に壁電荷が形成されることによって、全ての表示放電セルC1への書き込みが行われる。

【0101】そして、この直後に、選択行電極Z1～Znにリセット・パルスRPz'とは逆極性の全面再書き込みパルスRPz''が印加され、列電極D1～Dmとの間の電位差によって発生する再書き込み放電d2'により、隙間rを介して、表示放電セルC1に対向している部分の誘電体層11に対して十分な壁電荷の形成が行われる。

【0102】次に、アドレス期間 W' において、映像信号に対応した列電極 $D1 \sim Dm$ へのデータ・パルス $DP1' \sim DPM'$ の印加と選択行電極 $Z1 \sim Zn$ への走査パルス SP' の印加が順次行われ、列電極 $D1 \sim Dm$ のうちデータ・パルス $DP1' \sim DPM'$ が印加された列電極と選択行電極 $Z1 \sim Zn$ のうち走査パルス SP' が印加された選択行電極とが交差している部分のリセット・アンド・アドレス放電セル $C2$ 内において、アドレス放電 $d3'$ が行われる。

【0103】そして、このアドレス放電 $d3'$ によって発生した荷電粒子が、第2横壁 $15B$ と第2嵩上げ誘電体層 $12B$ との間の隙間 r を通して、この第2横壁 $15B$ を挟んでリセット・アンド・アドレス放電セル $C2$ と対になっている表示放電セル $C1$ 内に導入されることにより、この表示放電セル $C1$ に対向している部分の誘電体層 11 に形成されている壁電荷が消去される。

【0104】これによって、全表示ライン L の表示放電セル $C1$ が、第2横壁 $15B$ を挟んで対になっているリセット・アンド・アドレス放電セル $C2$ 内においてアドレス放電 $d3'$ が発生されることにより、壁電荷が消去された非発光セルと、対になっているリセット・アンド・アドレス放電セル $C2$ 内においてアドレス放電が発生されず壁電荷が消去されなかった発光セルとに分けられて、表示する画像に対応してパネル面に分布される。

【0105】このアドレス期間 W' の後、維持発光期間 I' において、全表示ライン L において、互いに対になっている行電極 $X1 \sim Xn$ への放電維持パルス IPx' の印加と、行電極 $Y1 \sim Yn$ への放電維持パルス IPy' の印加が交互に行われて、この放電維持パルス IPx' 、 IPy' が印加される毎に、各発光セル内において互いに対向する透明電極 Xa と Ya との間に維持放電 $d4'$ が発生される。

【0106】そして、この維持放電により発生した紫外線によって表示放電セル $C1$ に面している赤(R)、緑(G)、青(B)の各蛍光体層 16 がそれぞれ励起されて発光することにより、表示画像が形成される。

【0107】このアドレス期間 W' の終了後、全面消去期間 E' において、行電極 $Y1 \sim Yn$ に一斉に、放電維持パルスとは逆極性の消去パルス EP' が印加され、行電極 $X1 \sim Xn$ との間に全面消去放電 $d5'$ が発生されて、残留している壁電荷の消去が行われる。

【0108】図8は、上記のPDPのサブフィールド法における発光駆動フォーマットを示す図である。

【0109】この図8において、1フィールドの表示期間が N 個に分割されたサブフィールド $SF1 \sim SFN$ は、それぞれ、上述したように、リセット期間 R とアドレス期間 W 、維持発光期間 I 、全面消去期間 E によって構成されているが、各サブフィールド $SF1 \sim SFN$ の維持発光期間 $I1 \sim IN$ は、各サブフィールドの重み付けに対応して、それぞれその発光期間が設定されてい

る。

【0110】以上のように、上記のPDPは、リセット放電(全面書き込み放電 $d1$ 、全面消去放電 $d2$ 、全面書き込み放電 $d1'$ 、再書き込み放電 $d2'$)とアドレス放電 $d3$ 、アドレス放電 $d3$ 、 $d3'$ が行われるリセット・アンド・アドレス放電セル $C2$ が、維持放電 $d4$ 、 $d4'$ を行う表示放電セル $C1$ とは別個に形成されており、リセット・アンド・アドレス放電セル $C2$ 内において行われるリセット放電およびアドレス放電による発光が、このリセット・アンド・アドレス放電セル $C2$ の前面側を覆うように形成されている光吸収層 $BS2$ によって吸収されて前面ガラス基板 10 の表示面側に漏れ出るのが阻止されるので、このリセット放電およびアドレス放電による発光が、表示放電セル $C1$ 内において行われる維持放電による画像形成に悪影響を及ぼすことが無い。

【0111】そして、このリセット・アンド・アドレス放電セル $C2$ は、対になっている表示放電セル $C1$ に対して第2嵩上げ誘電体層 $12B$ と第2横壁 $15B$ との間に形成された隙間 r を介して連通されている以外は、行方向および列方向において隣接する他のリセット・アンド・アドレス放電セル $C2$ との間が、第3嵩上げ誘電体層 $12C$ を被覆する保護層と第3横壁 $15C$ 、および、第4嵩上げ誘電体層 $12D$ を被覆する保護層と縦壁 $15D$ とが当接されていることによって完全に遮蔽されることにより、リセット放電およびアドレス放電による荷電粒子が他のリセット・アンド・アドレス放電セル $C2$ に流れ込む虞は無い。

【0112】さらに、上記PDPは、リセット放電およびアドレス放電が、リセット・アンド・アドレス放電セル $C2$ を介して列電極 D と対向する位置に、行電極 X 、 Y とは別個に設けられた選択行電極 Z によって行われる構成になっているので、従来のリセット放電およびアドレス放電と維持放電とを同一の行電極によって行っていた場合のように放電維持パルスをアドレス放電のための走査パルス発生用ドライバを介して出力する必要がなくなる。

【0113】これによって、上記PDPは、高性能の走査パルス発生用ドライバを使用する必要がなく、高性能の走査パルス発生用ドライバを使用することによって必要だった放熱のためのパネル構造も不要になり、さらに、リセット・パルスを発生させる回路と放電維持パルスを発生する回路とを分離するための高性能のスイッチ回路も不要になるので、駆動回路の構成およびパネル構造の簡略化によって製品の低コスト化を図ることが可能になる。

【0114】さらにまた、上記PDPは、リセット放電およびアドレス放電が、蛍光体層が形成されていないリセット・アンド・アドレス放電セル $C2$ 内において行われることによって、蛍光体層を介してリセット放電およ

びアドレス放電が行われる従来のPDPのように蛍光体層を形成する各色ごとの蛍光体の放電特性や蛍光体層の厚さのばらつきなどに影響されることがなくなるので、安定して行われるようになる。

【0115】そして、このリセット放電およびアドレス放電を選択行電極Zとの間で行うリセット・アンド・アドレス放電セルC2に対向する部分の列電極Dが、突起リブ17によってリセット・アンド・アドレス放電セルC2内に突出されて、選択行電極Zとの間隔s2が小さくなっているため、リセット放電およびアドレス放電の放電開始電圧を低くすることが可能になる。

【0116】そして、また、表示放電セルC1における放電空間は、リセット・アンド・アドレス放電セルC2内におけるリセット放電およびアドレス放電とは関係なく、大きく設定する（透明電極Xa、Yaと列電極Dの間隔s1を大きくする）ことが可能になるため、画像表示のための発光効率の向上を図ることが可能になる。

【0117】また、上記PDPにおいては、パネル面の画像表示のための発光が行われる表示放電セルC1に対向する発光領域以外の画像表示のための発光が行われない非発光領域が、行電極X、Yのそれぞれの黒色のバス電極Xb、Ybおよび光吸収層BS1、BS2によって覆われているために、パネル面に入力される外光が吸収されてその反射が防止されるので、外光の反射によって画像に悪影響が出るのが防止される。

【0118】なお、上記の例においては、第2横壁15Bを挟んで互いに対になっている表示放電セルC1とリセット・アンド・アドレス放電セルC2との連通を、第2横壁15Bの高さを低くして第2嵩上げ誘電体層12Bとの間に隙間rを形成することにより行っているが、第1横壁15Aと同じ高さを有する第2横壁の頂部に表示放電セルC1とリセット・アンド・アドレス放電セルC2を連通する溝を形成したり、また、第1横壁15Aと同じ高さを有する第2横壁に当接される嵩上げ誘電体層に表示放電セルC1とリセット・アンド・アドレス放電セルC2を連通する溝を形成したり、第1横壁15Aと同じ高さを有する第2横壁と嵩上げ誘電体層の位置をずらせてその間に表示放電セルC1とリセット・アンド・アドレス放電セルC2を連通する隙間を形成するなどの構成を採ることによっても行うことが出来る。

【0119】図9ないし11は、この発明によるPDPの実施形態の第2の例を模式的に表す図面であり、図9はこの第2の例におけるPDPのセル構造の一部を示す正面図、図10は図9のV2-V2線における断面図、図11は図9のW3-W3線における断面図である。

【0120】この第2の例におけるPDPは、前述した第1の例のPDPにおいて選択行電極Zが前面ガラス基板10の背面側に形成された光吸収層BS2の直ぐ裏側の誘電体層11との間に形成されていたのに対し、選択

行電極Z'が誘電体層11の背面側の図示しない保護層との間に形成されているものである。

【0121】そして、第1の例のPDPにおいて形成されていた突起リブ17は、この第2の例におけるPDPにおいては、形成されていない。

【0122】他の部分の構成については、第1の例のPDPと同様であり、同一の符号が付されている。

【0123】この第2の例におけるPDPも、第1の例のPDPと同様に、リセット放電およびアドレス放電が、表示放電セルC1とは別個に形成されたリセット・アンド・アドレス放電セルC2内において選択行電極Z'と列電極Dとの間に行われて、その駆動方法も第1の例のPDPと同様であるが、選択行電極Z'が誘電体層11の背面側のリセット・アンド・アドレス放電セルC2に近接した位置に設けられていることによって、選択行電極Z'が列電極Dに十分近接されるので、第1の例のPDPのように突起リブ17を設けることなく、リセット放電およびアドレス放電の放電開始電圧を低下させることが可能になる。

【0124】図12は、この発明によるPDPの実施形態の第3の例を、第2の例の図10と同一位置において断面して示す図である。

【0125】この第3の例のPDPは、隣接する表示ラインL間において互いに背中合わせに位置する二つの行電極Xのそれぞれの透明電極Xaが、隔壁15の第1横壁15Aの先端面（図12において、上側の面）の全面と対向するように形成された一つの黒色のバス電極Xb'に接続されていて、このバス電極Xb'を共用しているとともに、このバス電極Xb'によって第1横壁15Aの先端面が前面ガラス基板10側から見て全てカバーされている。

【0126】この図12において、他の部分の構成は、前述した第1および第2の例のPDPと同様であり、同一の符号が付されている。

【0127】この第3の例のPDPは、その駆動方法は前述した第1および第2の例のPDPと同様であるが、第2横壁15Bの先端面が黒色のバス電極Xb'によってカバーされることにより、第1および第2の例のPDPのような外光を吸収するための光吸収層BS1を別途設ける必要がなくなる。

【0128】図13は、この発明によるPDPの実施形態の第4の例を、第2の例の図10と同一位置において断面して示す図である。

【0129】この第4の例のPDPは、上記第3の例のPDPの構成に加えて、隣接する表示ラインL間において互いに背中合わせに位置する二つの行電極Yのそれぞれの透明電極Yaが、隔壁15の二つの第2横壁15Bおよび第3横壁15Cの先端面（図13において、上側の面）、列方向に隣接する二つのリセット・アンド・アドレス放電セルC2と対向するように形成された一つの

黒色のバス電極Yb' に接続されていて、このバス電極Yb' を共用しているとともに、このバス電極Yb' によって、前面ガラス基板10側から見て、二つの第2横壁15Bおよび第3横壁15Cの先端面、列方向に隣接する二つのリセット・アンド・アドレス放電セルC2が全てカバーされている。

【0130】この図13において、他の部分の構成は、前述した第1および第2の例のPDPと同様であり、同一の符号が付されている。

【0131】この第4の例のPDPは、その駆動方法は前述した第1および第2の例のPDPと同様であるが、二つの第2横壁15Bおよび第3横壁15Cの先端面、列方向に隣接する二つのリセット・アンド・アドレス放電セルC2が黒色のバス電極Xb' によってカバーされることにより、第1および第2の例のPDPのようなリセット放電およびアドレス放電による発光および外光を吸収するための光吸収層BS2を別途設ける必要がなくなるとともに、バス電極Yb' を共有化したことによって、行電極Yのインピーダンスを低下させることが出来る。

【図面の簡単な説明】

【図1】この発明の第1の例を模式的に表す正面図である。

【図2】図1のV1-V1線における断面図である。

【図3】図1のW1-W1線における断面図である。

【図4】図1のW2-W2線における断面図である。

【図5】同例におけるプラズマディスプレイパネルの駆動装置の概略構成を示すブロック図である。

【図6】この発明によるプラズマディスプレイパネルの駆動方法の実施形態における選択書込アドレス法による一例を示すパルス出力タイミングチャートである。

【図7】この発明によるプラズマディスプレイパネルの駆動方法の実施形態における選択消去アドレス法による一例を示すパルス出力タイミングチャートである。

【図8】プラズマディスプレイパネルの駆動方法の実施形態における発光駆動フォーマットの一例を示す図である。

【図9】この発明の第2の例を模式的に表す正面図である。

【図10】図9のV2-V2線における断面図である。

【図11】図9のW3-W3線における断面図である。

【図12】この発明の第3の例を模式的に表す断面図である。

【図13】この発明の第4の例を模式的に表す正面図である。

【図14】従来のPDPの構成を模式的に表す正面図である。

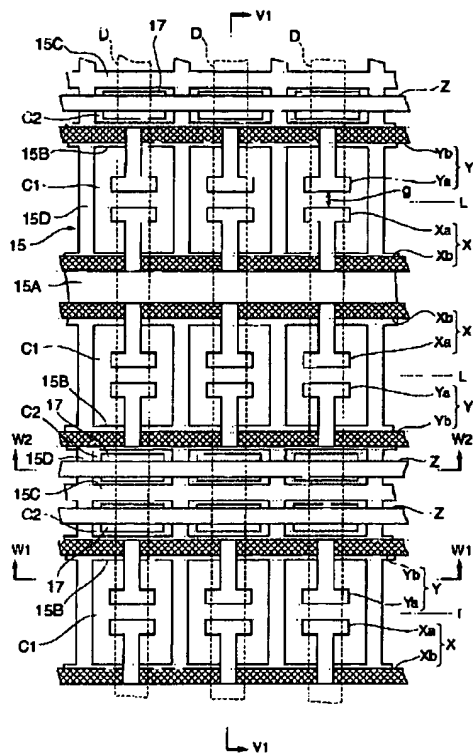
【図15】図14のV-V線における断面図である。

【図16】図14のW-W線における断面図である。

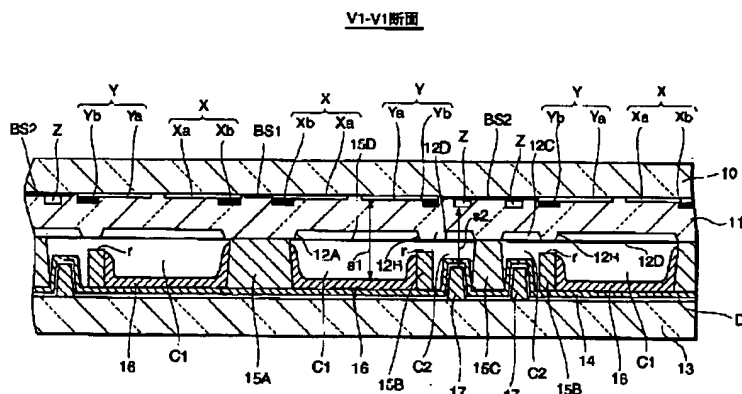
【符号の説明】

10	…前面ガラス基板（前面基板）
11	…誘電体層
12A	…第1 嵩上げ誘電体層（嵩上げ部）
12B	…第2 嵩上げ誘電体層（嵩上げ部）
12C	…第3 嵩上げ誘電体層（嵩上げ部）
12D	…第4 嵩上げ誘電体層（嵩上げ部）
13	…背面ガラス基板（背面基板）
14	…列電極保護層
15	…隔壁
15A	…第1 横壁（隔壁）
15B	…第2 横壁（仕切壁）
15C	…第3 横壁（隔壁）
15D	…縦壁（隔壁）
16	…蛍光体層
17	…突起リブ（突起部）
BS1, BS2	…光吸収層
X	…行電極
Xa	…透明電極
Xb, Xb'	…バス電極
Y	…行電極
Ya	…透明電極
Yb, Yb'	…バス電極
Z, Z'	…選択行電極
D	…列電極
C1	…表示放電セル（第1 放電領域）
C2	…リセット・アンド・アドレス放電セル（第2 放電領域）
L	…表示ライン
r	…隙間（連通部）
s1	…間隔
s2	…間隔
XD	…X電極ドライバ
YD	…Y電極ドライバ
ZD	…選択行電極ドライバ
d1, d1'	…全面書き込み放電（リセット放電）
d2	…全面消去放電（リセット放電）
d2'	…再書き込み放電（リセット放電）
d3, d3'	…アドレス放電
d4, d4'	…維持放電
d5, d5'	…全面消去放電

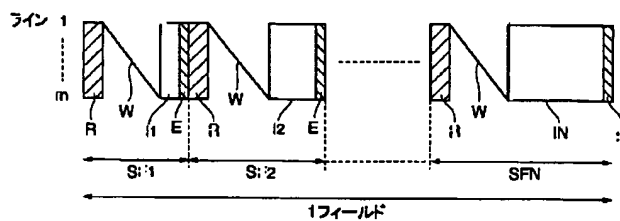
【図1】



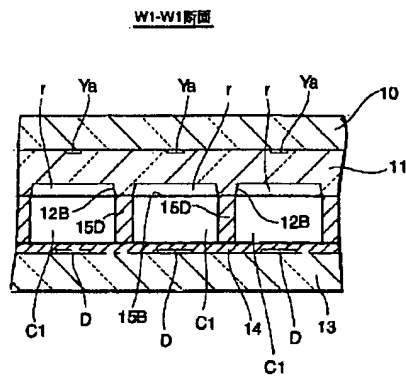
【図2】



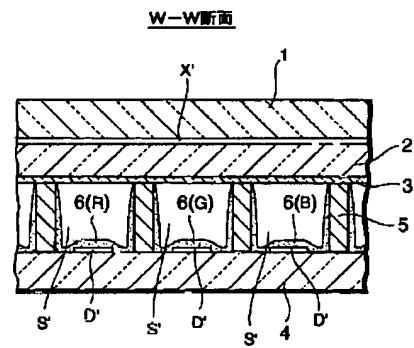
【図8】



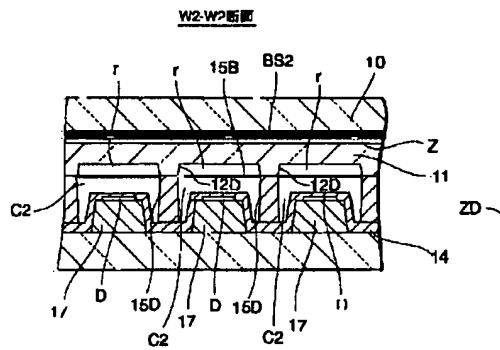
【図3】



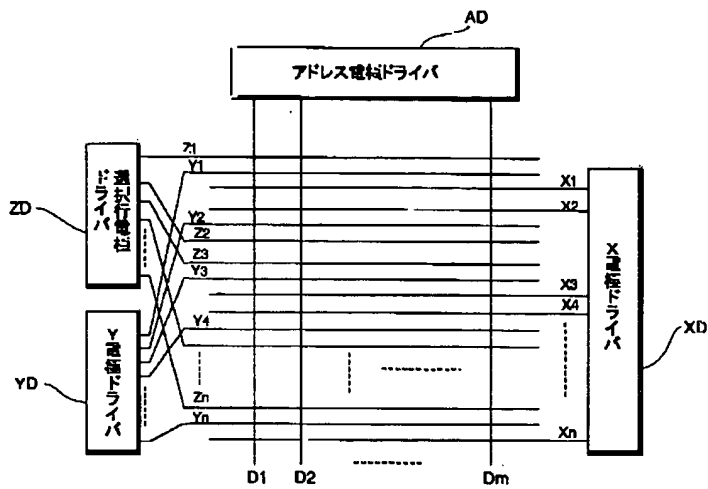
【図16】



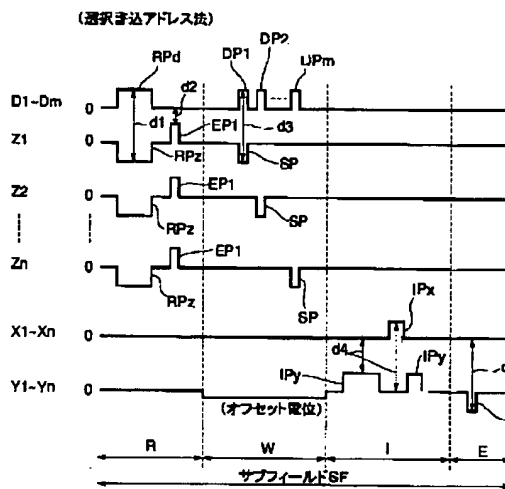
【図4】



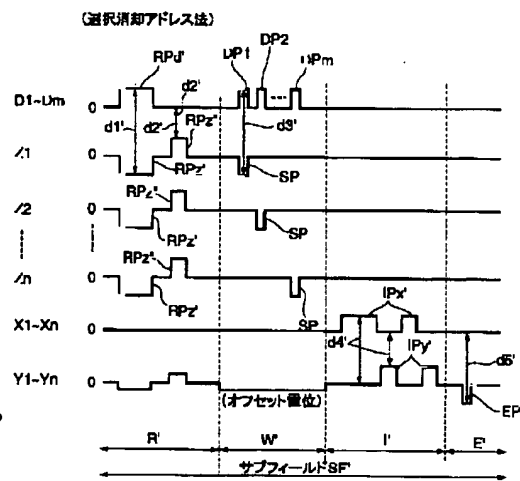
【図5】



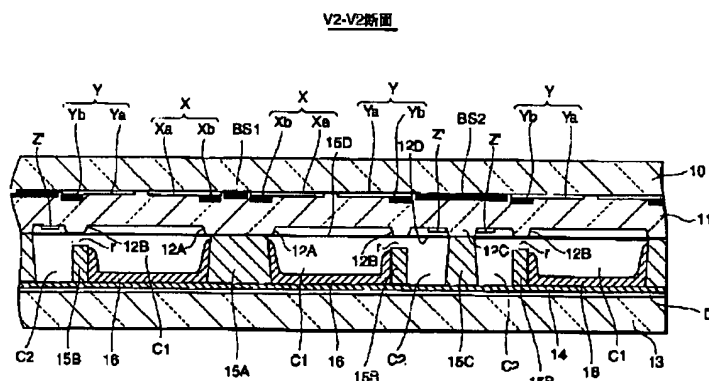
【図6】



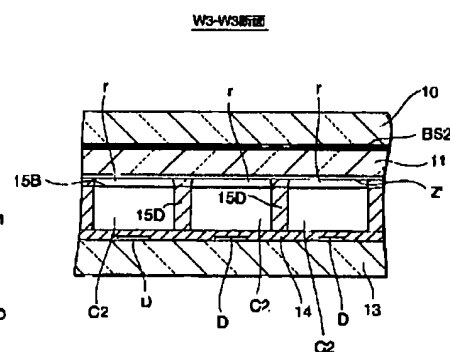
【図7】



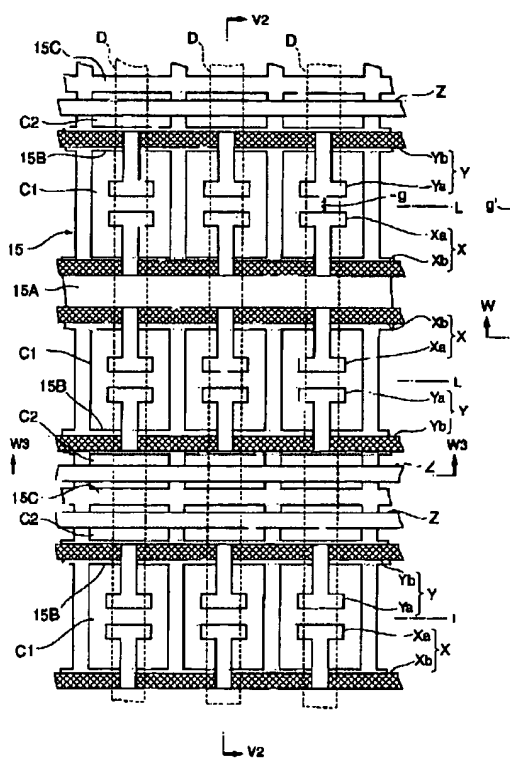
【図10】



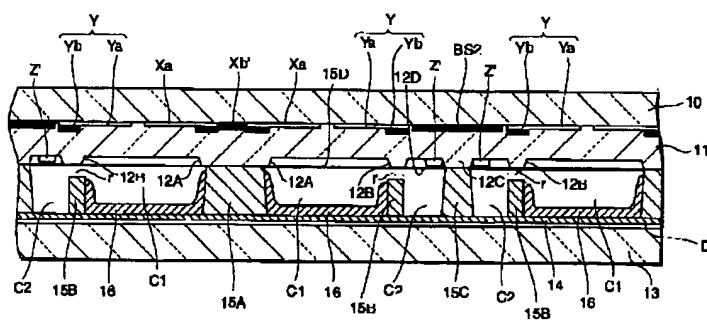
【図11】



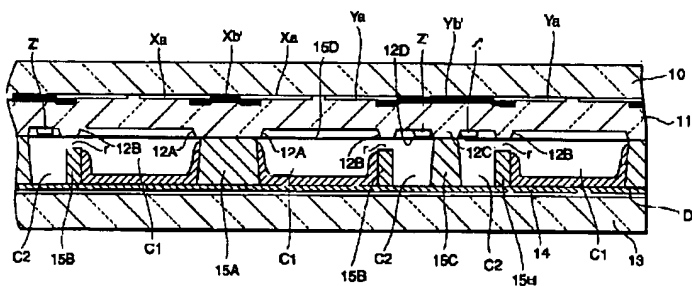
【图9】



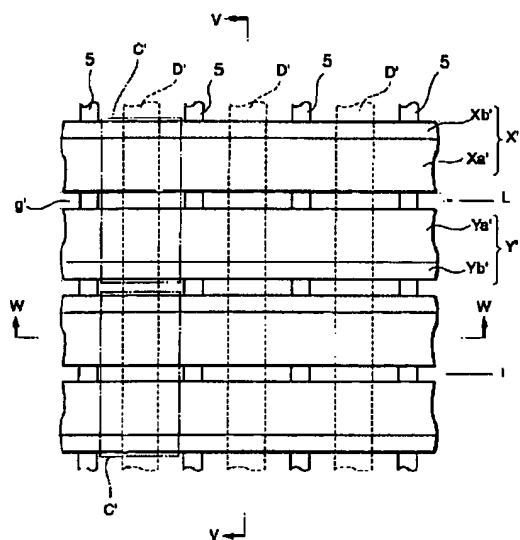
【図12】



【図13】

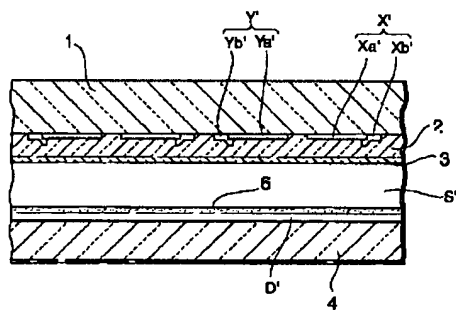


【図14】



【図15】

V—V断面



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	(参考)
G 0 9 G 3/288		G 0 9 G 3/28	J
H 0 4 N 5/66	1 0 1		B
			E

F ターム(参考) 5C040 FA01 FA04 GB03 GB14 GB16
GD01 GF03 GG02 GH06 LA09
MA14 MA17
5C058 AA11 AB01 BA02 BA35
5C080 AA05 BB05 DD22 DD27 FF12
HH04 HH05 HH07 JJ02 JJ04
JJ06